

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-237276

(43) 公開日 平成6年(1994)8月23日

(51) Int.Cl.⁵

H 0 4 L 27/20

識別記号

庁内整理番号

Z 9297-5K

F I

技術表示箇所

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平5-23102

(22) 出願日 平成5年(1993)2月12日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 小野 光洋

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 川崎 敏雄

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

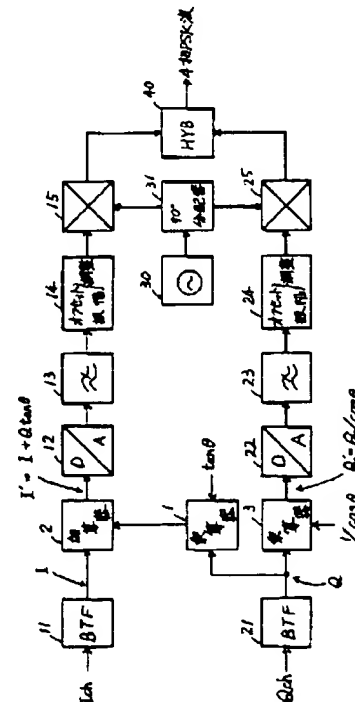
(54) 【発明の名称】 直交変調器

(57) 【要約】 (修正有)

【目的】 I チャネル側と Q チャネル側とに各々デジタルフィルタを用いるが全体として其の回路規模が小さな直交変調器を提供する。

【構成】 デジタルフィルタ11, 21を通した I チャネルと Q チャネルの出力を、D/A変換器12, 22で変換し、フィルタ13, 23で高調波成分を除去し、調整器14, 24で振幅を揃える処理をした後、局部発振器30の出力を互の位相差が90度の二信号に分配(31)し位相補償(32)した各信号と乗算(15, 25)し其の乗算出力を合成(40)した直交変調器において、位相補償を止めて分配のみとし、其の二つの出力 I, Q の位相角が 90° から角度 θ だけ位相外れている場合は、I チャネル側の D/A 変換器12の入力 I' を、デジタルフィルタ21の出力 Q に $\tan \theta$ を乗算(1)した出力 $Q \tan \theta$ とデジタルフィルタ11の出力 I とを加算(2)した値とし、Q チャネル側の D/A 変換器22の入力 Q' を、デジタルフィルタ21の出力 Q に $1/\cos \theta$ を乗算(3)した値とする。

本発明の請求項(1)の直交変調器の基本構成を示す原理図



【特許請求の範囲】

【請求項1】 入力 of Iチャネルと Qチャネルの二系統のデジタルデータの各々のデジタルフィルタ(11, 21)を通した出力を、D/A変換器(12, 22)でアナログ信号に変換し、フィルタ(13, 23)で高調波成分を制限し、調整器(14, 24)で振幅を揃えるなど必要な信号処理をした後、局部発振器(30)の出力の搬送波信号を互の位相差が90度の二信号に分配(31)し位相補償(32)する90°位相器(300)の出力の各搬送波信号と夫々乗算(15, 25)し其の二つの乗算出力を合成(40)し4相PSK波等の直交変調波を得る直交変調器において、前記90°位相器(300)の位相補償器(32)の使用を止めて90°分配器(31)のみとし、其の90°分配器(31)の二つの出力I, Qの位相角が所定の直角90°から角度 θ だけ位相外れしている場合は、Iチャネル側のD/A変換器(12)の入力I'を、Qチャネル側のデジタルフィルタ(21)の出力Qに $\tan \theta$ を乗算(1)した出力 $Q \tan \theta$ とIチャネル側のデジタルフィルタ(11)の出力Iとを加算(2)した値($I' = I + Q \tan \theta$)とし、Qチャネル側のD/A変換器(22)の入力Q'を、Qチャネル側のデジタルフィルタ(21)の出力Qに $1/\cos \theta$ を乗算(3)した値($Q' = Q/\cos \theta$)としたことを特徴とする直交変調器。

【請求項2】 前記Iチャネル側とQチャネル側のデジタルフィルタ(11, 21)の出力I, Qの値を、前記Qチャネル側の乗算器(3)の乗算値($1/\cos \theta$)の所定の位相誤差 θ の範囲($\pm 10\text{deg}$)における最大値(1.0154)とIチャネル側の加算器(2)の加算値($1 + \tan \theta$)の同範囲における最大値(1.1763)との比($1.0154/1.1763 = 0.8632$)倍して、前記D/A変換器(12, 22)の入力I', Q'の最大値が値1となる様に規格化することを特徴とした請求項1記載の直交変調器。

【請求項3】 前記D/A変換器(12, 22)の入力で所要値I', Q'を得る為の演算 $I' = I + Q \tan \theta$ を、該Iに $\cos \theta$ を乗ずる乗算器(1:)と該Qに $\sin \theta$ を乗ずる乗算器(2:)と該乗算器(1, 2:)の各出力を加算する加算器(3:)とにより、 $(I \cos \theta + Q \sin \theta)$ の演算に変形し、演算 $Q' = Q/\cos \theta$ はQそのままとして、前記デジタルフィルタ(11, 21)と乗算器(1, 2:)とが、入力 of Ich と Qch の各直列データを変換しn bitの並列データ(x_i)を出力する各シフトレジスタと該n bitの並列データ(x_i)を入力し位相誤差 θ と該 θ の極性(±)とを指定し各タップ係数(a_i)を乗じて加算した出力($\sum a_i x_i$)を出力する各ROM₁, ROM₂とで代替されることを特徴とした請求項1記載の直交変調器。

【請求項4】 前記直交変調器の局部発振器(30)の出力の搬送波の周波数が所謂シンセサイザにより可変される場合、該シンセサイザ(30)の出力周波数の設定用データ(A)を利用し、予め該90°分配器(31)の各周波数毎の位相誤差 θ を求めておき、 $\tan \theta$ を書き込むROM 1 と $1/\cos \theta$ を書き込むROM 2 とを具え、該シンセサイザ(30)の

出力周波数を設定する毎に該設定用データ(A)により、該ROM 1 とROM 2 とから必要な $\tan \theta$ と $1/\cos \theta$ の値を読み出すことを特徴とした請求項1記載の直交変調器。

【請求項5】 前記シンセサイザ(30)の出力周波数の設定用データ(A)により、入力 of Ich と Qch の各直列データを並列データに変換する各シフトレジスタと該シフトレジスタからのn bitの並列データ(x_i)を入力し、各タップ係数(a_i)を乗じ、其のn bit分を加算した出力($\sum a_i x_i$)を出力するようなROM₁, ROM₂を具えることを特徴とした請求項1記載の直交変調器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、入力 of Iチャネルと Qチャネルの二系統のデジタルデータを、各々のデジタルフィルタBTFを通し、その各BTF出力をD/A変換器でアナログ信号に変換し、フィルタで高調波成分を除去し、レベル調整器で振幅を揃える等の必要な信号処理をした後に、局部発振器の出力の一つの搬送波信号を互の位相差が90度の二信号に分け位相補償した各搬送波信号と夫々乗算し、其の二つの乗算出力を合成して、4相PSK波などの直交変調波を得る直交変調器に関する。

【0002】

【従来の技術】 図8に、上記のデジタルフィルタBTFを用いて4相PSK波信号を得る従来の直交変調器の構成を示す。ここで、局部発振器30の出力の一つの搬送波信号を、互の位相差が90度の二信号に分けIチャネル側とQチャネル側の振幅変調用の各乗算器15, 25へ出力する所謂90°位相器300として、90°分配器31を良く使用するが、その部品のバラツキ等により、直交変調波出力 of Iチャネル側の出力とQチャネル側の出力との間の位相角の直角90°が保証されない場合がある。そのため、従来の90°位相器300Aは、90°分配器31と、其の二出力の位相角の直角90°からの位相外れ θ を補償する位相補償器32とで構成されていた。

【0003】

【発明が解決しようとする課題】 従来の直交変調器は、上述の如く、局部発振器30の出力の搬送波を互の位相差が90度の二信号に分けIチャネル側とQチャネル側の各乗算器15, 25へ出力する所謂90°位相器300Aが、90°分配器31と位相補償器32とで構成されていたので、直交変調器の回路規模が大きくなるという問題があった。本発明の目的は、Iチャネル側とQチャネル側とに各々デジタルフィルタBTFを用いるが、全体として回路規模が小さな直交変調器の構成を提供することにある。

【0004】

【課題を解決するための手段】 この目的達成のための本発明の基本的な構成は、図1の原理図に示すように、

(1) 90°位相器300Aの中の位相補償器32の使用を止め90°分配器31のみとする。

(2) その90°分配器31の二つの出力I, Qの位相角が所定

3

の直角 90° から角度 θ だけ位相外れしている場合は、I ch側のD/A変換器12の入力 I' を、Q ch側のデジタルフィルタBTF₂の出力Qに $\tan \theta$ を乗算器1にて乗じた出力 $Q \tan \theta$ とI ch側のデジタルフィルタBTF₁の出力Iとを加算器2で加えた値 $I' = I + Q \tan \theta$ とし、Q ch側のD/A変換器22の入力 Q' を、搬送波信号Q ch側のデジタルフィルタBTF₂の出力Qに $1/\cos \theta$ を乗算器3にて乗じた値 $Q' = Q/\cos \theta$ とするように構成する。

【0005】

【作用】本発明では、局部発振器30の出力の搬送波を二分する90°位相器300が、90°分配器31のみで構成されていて、該90°分配器31の二つの出力I、Qの位相角が、所定の直角90°を保って位相外れを生じていない場合の直交変調器の出力の空間信号点位置(0, 0), (0, 1), (1, 0), (1, 1)では、図2の(a)の場合の如く、其のI成分とQ成分とは直交する。そして90°分配器31の二つの出力I、Qの位相角が、直角90°から角度 θ だけ位相外れしている、図2の(b)の場合は、I ch側のD/A変換器12の入力 I' を乗算器1と加算器2とで $I' = I + Q \tan \theta$ とし、Q ch側のD/A変換器22の入力 Q' を乗算器3で $Q' = Q / \cos \theta$ とするように演算処理することで、図2の(b)の位相外れの有る場合も、同図の(a)の位相外れの無い場合と同様の空間信号点の位置を実現することが出来る。

【0006】

【実施例】 図 1 の原理図はそのまま、本発明の請求項 1 に対応する実施例の直交変調器である 4 相 PSK 変調器の構成を示す。図 2 の (b) の場合の、 90° 分配器 31 の二出力 I, Q が所定の直角 90° から角度 θ だけ位相外れしている場合は、I ch 側の D/A 変換器 12 の入力 I' を、乗算器 1 と加算器 2 とにより、 $I' = I + Q \tan \theta$ とし、Q ch 側の D/A 変換器 22 の入力 Q' を、乗算器 3 により、 $Q' = Q / \cos \theta$ とするように演算処理することによって、直交変調器である 4 相 PSK 変調器が実現される。 $\tan \theta$ や $1 / \cos \theta$ の値は、図示しない例えばスイッチにより θ の変化に対し可変で設定できる様にする。ディジタルフィルタ BTF 11, 21 の各 BTF の出力 I, Q を例えば 8 bit とすれば、この BTF 出力を入力して D/A 変換する時の量子化雑音を小さくする為には、D/A 変換器 12, 22 の入力 I', Q' の振幅値がフルスケール値 1 として入力する様に演算処理されなければならない。ところが図 1 の構成では、乗算器 1 にて、Qch 側の BTF 出力 Q に $\tan \theta$ を乗算し、加算器 2 にて、該乗算器 1 の出力 $Q \tan \theta$ と Ich 側の BTF 出力 I とを加算した値 $(I + Q \tan \theta)$ である D/A 変換器 12 の入力 I' と、Qch 側 BTF の出力 Q に乗算器 3 にて $1 / \cos \theta$ を乗算した値 $Q / \cos \theta$ である D/A 変換器 22 の入力 Q' とは何れも、図 3 の位相誤差 θ の $0 \sim \pm 10$ [deg] に対する $1 / \cos \theta$ と $1 + \tan \theta$ の値の表 1 から明らかな如く、其の最大値 1.0154, 1.1763 が、フルスケール値 1 をオーバーフローしてしまう。そのため請求項 2 とし

4

て、図3の表1の例では、各BTR 11, 21 の出力I, Qの値を、 $(1/\cos \theta)$ の最大値1.0154と $(1+\tan \theta)$ の最大値1.1763との比である $1.0154/1.1763=0.8632$ 倍する構成として、そのI', Q'の最大値が値1となる様に、規格化する必要がある。また、図1の構成のD/A変換器12, 22の入力で所要のI', Q'を得る為の演算は、次の様に變形することが出来る。即ち、 $I' = I + Q \tan \theta \rightarrow I \cos \theta + Q \sin \theta$ 、 $Q' = Q/\cos \theta \rightarrow Q$ に變形される。この場合の請求項3に対応する構成は図4に示される。

10 なお、入力データ 1ch, 2ch を処理するディジタルフィルタ BTF 11, 21 と乗算器 1₁, 2₁ は、通常の場合、図 5 に示す如く、入力の 1ch (2ch) の直列データを入力し並列データ x_i を出力するシフトレジスタと該並列データ x_i を入力し n bit の位相誤差 θ と其の θ の極性 \pm とを指定して各タップ係数 a_i を乗じ加算した出力 $\sum a_i \cdot x_i$ を出力するメモリ ROM とで構成される。位相誤差 θ を、0 から 1 deg づつ、 ± 15 deg まで補正したければ、 $2^\circ = 1/6$ なので、 n bit は 4 bit となる。従って、図 4 の各 BTF 11, 21 と $\cos \theta, \sin \theta$ の乗算器 1₁, 2₁ とを含む点線部分
20 分は、各 ROM₁, ROM₂ にて入力データ 1ch, 2ch を処理することが可能となり、外付回路は不要となる。また、図 6 に示す如く、局部発振器 30 の出力の搬送波信号の周波数が、所謂シンセサイザにより可変できる構成の直交変調器では、90° 分配器 31 の出力の位相誤差 θ が前記局部発振器 30 の出力の搬送波信号の周波数により変化してしまう。そこで請求項 4 の構成として、図 6 に示す如く、シンセサイザ 30 の出力周波数の設定用データ (A) を利用し、予め、90° 分配器 31 の各周波数毎の位相誤差 θ を求めておき、ROM 1 には $\tan \theta$ を書き込み、ROM 2 には $1/\cos \theta$ を書き込んで置く。そしてシンセサイザ 30 の出力周波数を設定する毎に前記設定用データ (A) により、ROM 1, ROM 2 から必要な $\tan \theta, 1/\cos \theta$ の値を読み出すようにする。また、この図 6 の請求項 4 の構成を簡素化
30 する為に、請求項 5 として、前記図 4 の各 BTF と乗算器の代りのシフトレジスタと ROM₁, ROM₂ の組合せと同様に、図 7 の構成図の如く、シンセサイザの周波数設定データ (A) により、入力の直列データ 1ch, 2ch を直/並変換するシフトレジスタと該シフトレジスタからの並列 n bit のデータ x_i を入力し、各タップ係数 a_i を乗じ、 n 個分だけ加算した出力 $\sum a_i \cdot x_i$ を出力するような ROM₁, ROM₂ を備える。

【0007】

【発明の効果】以上説明した如く、本発明によれば、直交変調器用の局部発振器の出力の搬送波信号に対する90°位相相のなかのアナログの位相補償回路が不要となるので、直交変調器の動作の安定性が高まる。また、ディジタルフィルタと乗算器の代りにROM等を使用することで直交変調器の回路規模が縮小される効果が得られる。

【図面の簡単な説明】

【図 1】 本発明の請求項 1 の直交変調器の基本構成を

示す原理図

【図 2】 本発明の直交変調器の動作を説明する為の直交変調出力の空間信号点位置を表す説明図

【図 3】 本発明の請求項 2 の直交変調器の動作を説明する為の位相誤差 θ に対する $1/\cos \theta$ と $1 + \tan \theta$ の値の表を示す説明図

【図 4】 本発明の請求項 3 の直交変調器の構成図

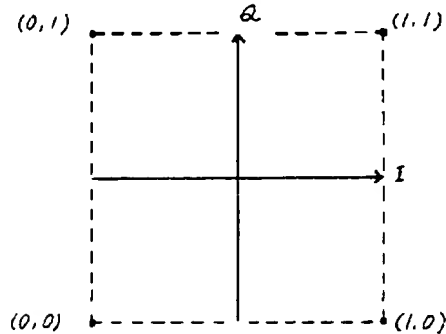
【図 5】 本発明の請求項 4 の直交変調器の構成を説明する為の BPF と乗算器に代わるシフトレジスタと ROM の使用方法の説明図

【図 6】 本発明の請求項 4 の直交変調器の構成図

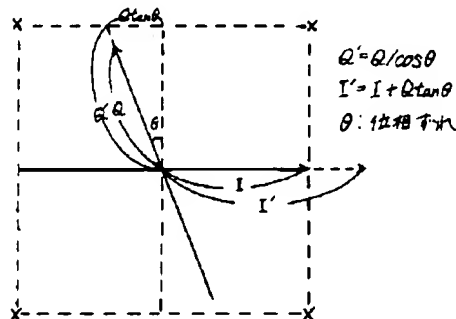
【図 2】

本発明の直交変調器の動作を説明する為の
直交変調出力の空間信号点位置を表す説明図

(2) 90° 分配器が位相ずれない場合



(b) 90° 分配器が 0 位相ずれしている場合



【図 7】 本発明の請求項 5 の直交変調器の構成を説明する為の BPF と乗算器に代わるシフトレジスタと ROM のアドレス方法の説明図

【図 8】 従来の直交変調器の 4 相 PSK 変調器の構成図

【符号の説明】

1, 3は乗算器、2は加算器、 θ は位相誤差、11, 21は乗算器、31は加算器、11, 21はディジタルフィルタBTF、12, 22はD/A変換器、13, 23はローパス濾波器、14, 24はオフセット振幅調整器、15, 25は変調用の乗算器、30は局部発振器、31は90°分配器、32は位相補償器、300は90°位相器、40は合成器HYBである。

【図3】

本発明の請求項２の直交変調器の動作を説明する為の位相誤差θに対する $1/\cos\theta$ と $1/\tan\theta$ の値の表を示す説明図

θ (deg)	$1/\cos \theta$	$1 + \tan \theta$
+10	1.0154	1.1763
+9	1.0125	1.1584
+8	1.0098	1.1405
+7	1.0075	1.1228
+6	1.0055	1.1051
+5	1.0038	1.0875
+4	1.0024	1.0699
+3	1.0014	1.0524
+2	1.0006	1.0349
+1	1.0002	1.0175
0	1.0000	1.0000
-1	1.0002	0.9825
-2	1.0006	0.9651
-3	1.0014	0.9476
-4	1.0024	0.9301
-5	1.0038	0.9125
-6	1.0055	0.8949
-7	1.0075	0.8772
-8	1.0098	0.8595
-9	1.0125	0.8416
-10	1.0154	0.8237

条件

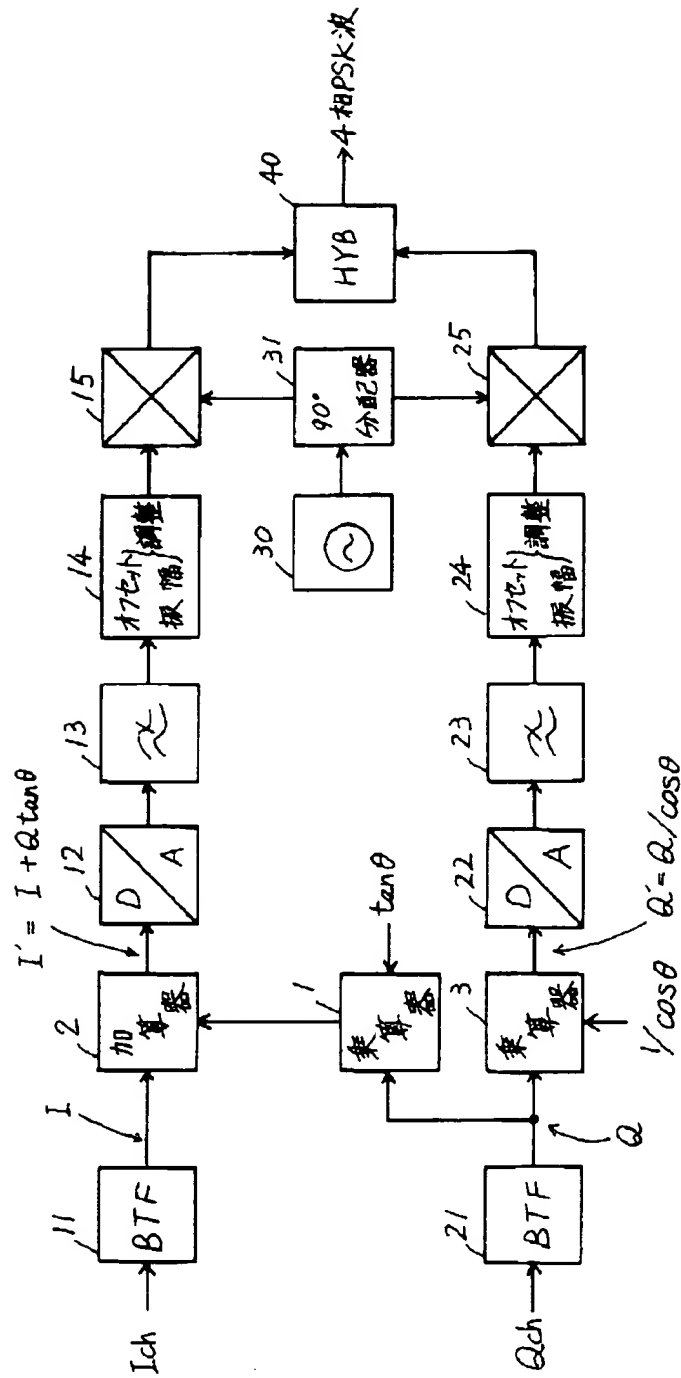
①位相誤差(θ)は
±10 deg 以内とする。

② I, Q の振幅を
 $I = Q = 1$ とする

$$\begin{aligned} & I, Q \text{ の規格化値は} \\ & = \frac{1.0154}{1.1763} \\ & \div 0.8632 \end{aligned}$$

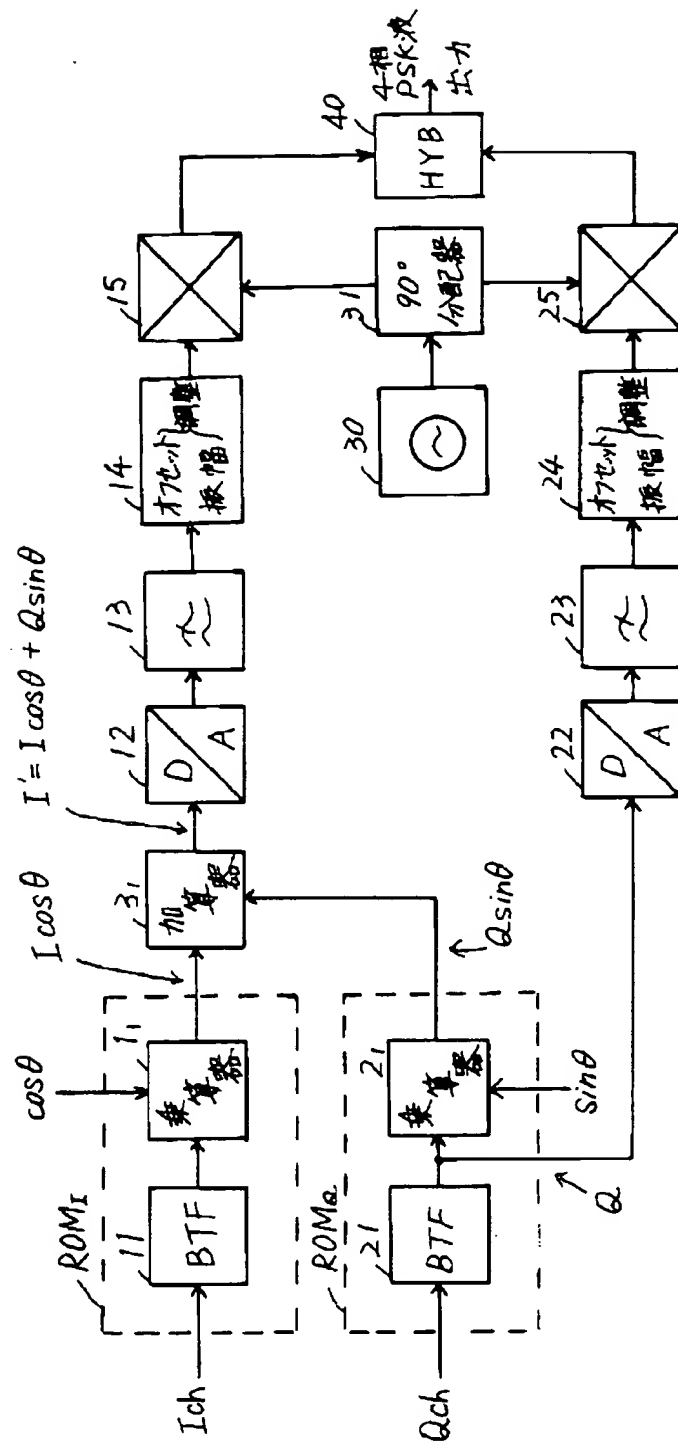
【図1】

本発明の請求項1の直交変調器の基本構成を示す原理図



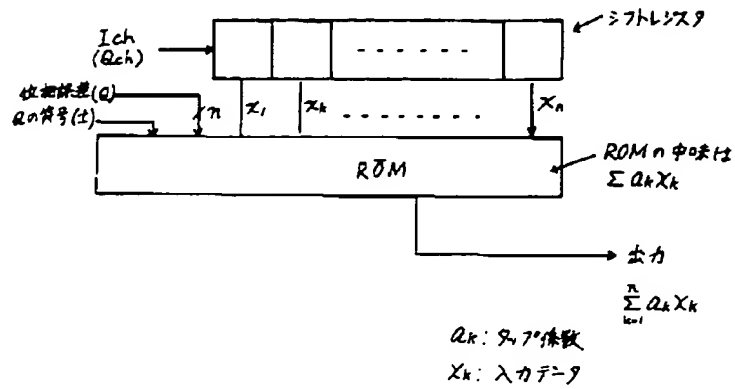
【図4】

本発明の請求項3の直交変調器の構成図



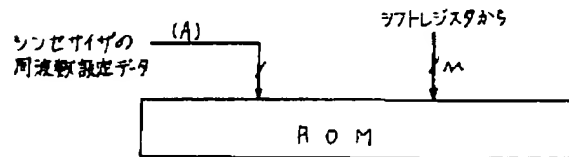
【図5】

本発明の請求項4の直交変調器の構成を説明する為のBPFと乗算器に代わるシフトレジスタとROMの使用方法的説明図



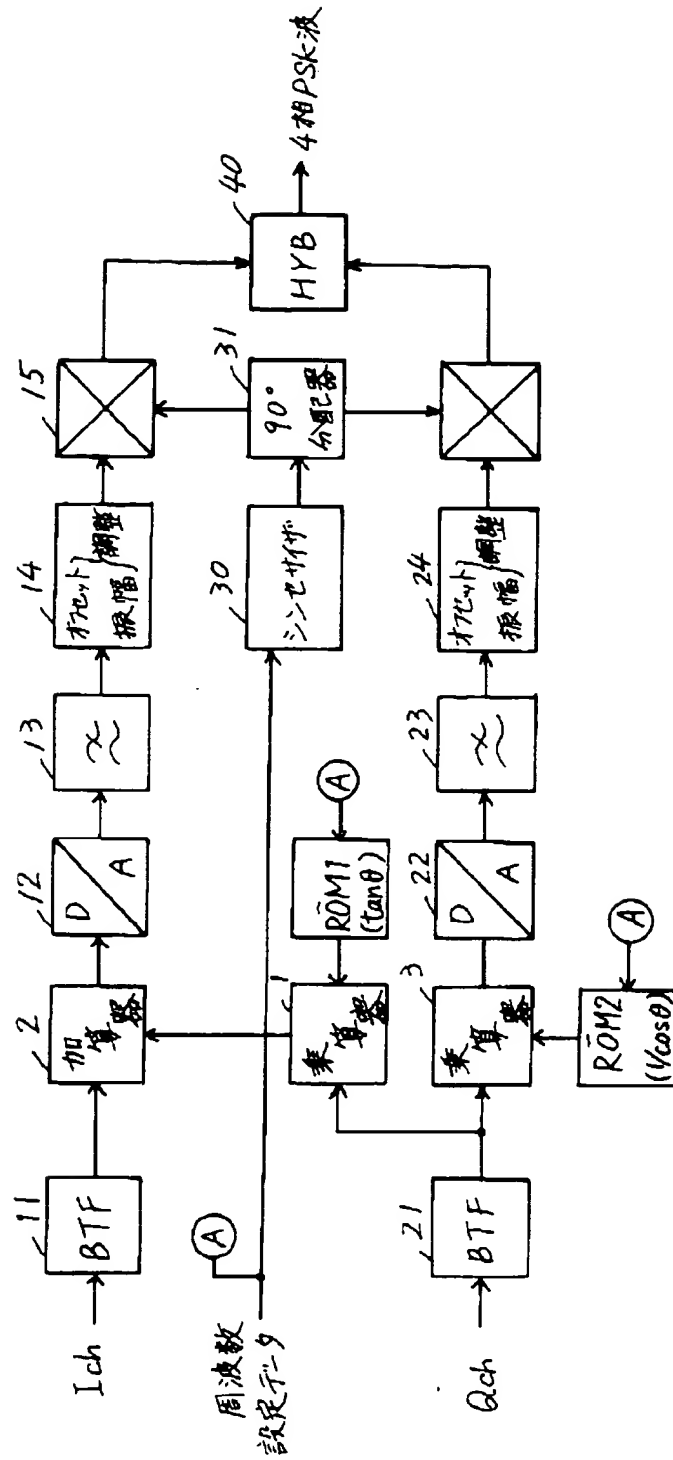
【図7】

本発明の請求項5の直交変調器の構成を説明する為のBPFと乗算器に代わるシフトレジスタとROMのアドレス方法的説明図



【図6】

本発明の請求項4の直交変調器の構成図



【図8】

従来の直交変調器の4相PSK変調器の構成図

